

DS

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2000-323017  
(P2000-323017A)

(43) 公開日 平成12年11月24日 (2000. 11. 24)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	データベース (参考)
H 0 1 J	1/316	H 0 1 J	E
	9/02		E

審査請求 未請求 請求項の数 9 O L (全 9 頁)

(21) 出願番号 特願平11-134972  
(22) 出願日 平成11年 5 月14日 (1999. 5. 14)

(71) 出願人 000003078  
株式会社東芝  
神奈川県川崎市幸区堀川町72番地  
(72) 発明者 山 本 正 彦  
神奈川県川崎市幸区小向東芝町 1 株式会  
社東芝研究開発センター内  
(72) 発明者 浅 井 博 紀  
神奈川県横浜市磯子区新磯子町33 株式会  
社東芝生産技術研究所内  
(74) 代理人 100064285  
弁理士 佐藤 一雄 (外 3 名)

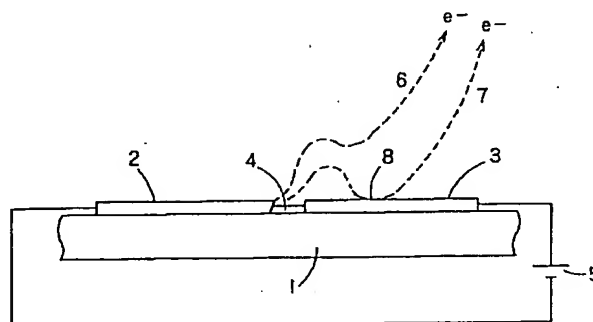
最終頁に続く

(54) 【発明の名称】 電子放出素子およびその製造方法

(57) 【要約】

【課題】 電子の放出効率を向上できる電子放出素子の提供。

【解決手段】 本発明の電子放出素子は、基板 1 上に形成された低電位側電極 2 および高電位側電極 3 と、各電極 2, 3 の間に設けられ電子を放出する電子放出部とを備え、基板上方にはアノード電極が設置される。電子放出部から高電位側電極 3 にかけての領域の上面に 2 次電子放出材料を露出させるため、2 次電子を効率よくアノード電極側に放出させることができ、電子放出効率を向上することができる。また、高電位側電極 3 の近傍の基板 1 上に、絶縁層または高抵抗層 10 を挟んで補助電極を設け、高電位側電極 3 よりも高い電圧を補助電極に印加することにより、電子放出部から放出された電子を補助電極側に引き寄せることができる。



**【特許請求の範囲】**

【請求項 1】基板上に互いに分離して形成される低電位側電極および高電位側電極と、

これら電極間に設けられる電子放出部とを、備え、前記電子放出部から電子を放出する電子放出素子において、

前記電子放出部から前記高電位側電極にかけての領域の少なくとも一部に、前記高電位側電極の母材よりも高効率で 2 次電子を放出可能な 2 次電子放出材料を露出させたことを特徴とする電子放出素子。

【請求項 2】基板上に互いに分離して形成される低電位側電極および高電位側電極と、

これら電極間に設けられる電子放出部とを、備え、前記電子放出部から電子を放出する電子放出素子において、

前記高電位側電極の近傍の基板上面または前記高電位側電極の上方に、絶縁層または高抵抗層を挟んで形成される補助電極を備え、

前記補助電極に印加する電圧を、前記低電極側電極および前記高電位側電極に印加する電圧よりも高くしたことを特徴とする電子放出素子。

【請求項 3】前記補助電極およびその周辺部の上面には、前記高電位側電極の母材よりも高効率で 2 次電子を放出可能な 2 次電子放出材料が露出され、

入射電子数に対する放出電子数の比である 2 次電子放出効率が 1 以上になるように、前記高電位側電極および前記補助電極に印加する電圧を設定することを特徴とする請求項 2 に記載の電子放出素子。

【請求項 4】前記 2 次電子放出材料は、 $\text{LiF}$ 、 $\text{CaF}$ 、 $\text{AlN}$ 、 $\text{BN}$ 、ダイヤモンド、 $\text{a-C:H}$ 、 $\text{a-C:N}$ 、 $\text{a-C:N:H}$ 、 $\text{B}$ 、 $\text{Bi}$ 、 $\text{Ga}$ 、 $\text{BaO}$ 、 $\text{MgO}$  のうちの少なくともいずれかを含むことを特徴とする請求項 1 または 3 に記載の電子放出素子。

【請求項 5】前記高電位側電極およびその周辺部を、前記 2 次電子放出材料を含む膜で覆ったことを特徴とする請求項 1～4 のいずれかに記載の電子放出素子。

【請求項 6】前記高電位側電極およびその周辺部の上面には、微粒子状の前記 2 次電子放出材料が露出されていることを特徴とする請求項 1～3 のいずれかに記載の電子放出素子。

【請求項 7】基板上に互いに分離して形成される低電位側電極および高電位側電極と、

これら電極間に設けられる電子放出部とを、備え、前記電子放出部から電子を放出する電子放出素子の製造方法において、

基板上に、前記低電位側電極、前記高電位側電極および前記電子放出部を形成した後、ホウ素化合物を含むガス中で前記高電位側電極および前記低電位側電極間に電圧を印加して前記電子放出部から電子を放出させ、この放出電子によるガスの分解作用により、前記電子放出部お

よびその周辺部の上面に  $\text{BN}$  膜を形成することを特徴とする電子放出素子の製造方法。

【請求項 8】前記ホウ素化合物は、ボラン、アミンボラン、アミノボラン、ピリジンボラン、エチルボラン、ボラジン、ボラゾシン、およびジアザボレタンの少なくともいずれかを含むことを特徴とする請求項 7 に記載の電子放出素子の製造方法。

【請求項 9】基板上に互いに分離して形成される低電位側電極および高電位側電極と、

これら電極間に設けられる電子放出部とを、備え、前記電子放出部から電子を放出する電子放出素子の製造方法において、

前記電子放出部の形成材料としてホウ素が含まれており、

基板上に、前記低電位側電極、前記高電位側電極および前記電子放出部を形成した後、窒素または窒化物雰囲気中で加熱処理することにより、前記電子放出部およびその周辺部の上面に  $\text{BN}$  膜を形成することを特徴とする電子放出素子の製造方法。

**【発明の詳細な説明】****【0001】**

【発明の属する技術分野】本発明は、画像表示装置や電子線露光装置などに利用可能な電子放出装置およびその製造方法に関する。

**【0002】**

【従来の技術】金属または半導体の表面に  $10^7$  乗  $[\text{V/cm}]$  程度の高電界を印加することにより、金属中のフェルミ・エネルギー近傍の電子や、半導体の伝導電子バンドに励起された電子の真空準位へのトンネルがおり、真空中に電子が放出される（ただし、半導体の場合、荷電子バンド、あるいは不純物準位・欠陥準位や、表面・界面準位など、バンド間に存在する準位の電子が放出される場合もある）。この種の電子の放出は、電界放出と呼ばれる。

【0003】電界放出型の冷陰極は、熱陰極に比べて、単位面積あたりの放出電子量が大きいという特徴がある。熱陰極では、電子放出量は 1 平方センチメートルあたり数十アンペア程度までが限界であるのに対し、冷陰極では 1 平方センチメートルあたり  $10^7$  乗から  $9$  乗アンペア程度の電子放出量が可能である。このため、電界放出型冷陰極は、真空電子素子の微小化の上で特に有用である。

【0004】冷陰極を用いて微小化された真空素子（真空マイクロ素子）の実際の例としては、1961年に Shoulders によって 0.1 ミクロンサイズの素子の作製方法とこれを用いた微小な電界放出型二極管の作製（Adv. Comput. 2 (1961) 135 参照）について報告がなされている。

【0005】また、1968年には、Spindt により、薄膜技術を用いたミクロンサイズのゲート付き冷陰極（三極管）を多数基板上に配置した構造（アレイ）の作製（J. App

I. Phys. 39 (1968) 3504参照)の報告がなされ、以降当該分野において、多数の報告がなされている。

【0006】真空マイクロ素子の構造として、様々の種類が考案されているが、Spindtらのものは、鋭い先端をもつマイクロサイズの微小な錐体型のエミッタの先端部への電界集中を、近傍に設けた引き出し電極(ゲート)によって制御しながら発生させ、電子の電界放出を行わせるものである。

【0007】Spindt型の素子は、エミッタの直上に開口部を有するゲートを備えており、エミッタ上方に設置されたアノード電極に向かって放出される電子の放出量を、ゲート・エミッタ間の印加電圧により制御可能である。

【0008】また、他にも類似の構造を持つ素子の例として、Siのエッチングを用いた方法(グレイ法)や、鋳型を用いたモールド法(転写モールド法)などの方法で電子放出素子を作製した例が多数報告されている。これらの構造の電子放出素子は、エミッタとゲートが基板から見て垂直方向に配置された、いわゆる「重直型」構造である。

【0009】これとは対照的に、一対の電極を基板表面に平行に配置し、これら一対の電極のうち、片方をエミッタ、もう一方をゲートとした、いわゆる「横型」構造の素子もいくつか報告されている。

【0010】横型の素子は、垂直型に比べて、アノード電極に到達する電流と素子に流れる電流の比である電子放出効率が劣るが、複数の素子を特に大面積にわたって配置する場合の製造が容易であるという特徴を有する。

【0011】横型の素子としては、例えば、図7に示すように、J. Vac. Sci. Technol. B13 (1995) 465に報告されている素子が挙げられる。図7の素子は、基板上に絶縁層を介して設置されたH型形状の金属薄膜に、収束イオンビームを用いて幅約 $2\mu\text{m}$ の微小間隔を形成しており、これら一対の電極間の電位差によって電子が放出され、両電極の上方に設けられたアノード電極にて、放出電子の一部を回収する仕組みになっている。

【0012】横型の素子で、電子放出を駆動する電圧を低くするためには、電極の端部を先鋭化したり、電極間の間隔をサブマイクロオーダーに狭める方法が有効である。例えば、図8に示すように、特開平7-254354号公報に開示されている構造の電子放出素子は、円弧状にえぐって厚さ方向に先鋭化した電子放出部801を備えている。

【0013】また、特開平10-55751号公報には、図9(a)の平面図、図9(b)の断面図に示すように、電子線リソグラフィーを用いてサブマイクロオーダーの微小間隔を備えた電子放出素子の製法が考案されている。微小間隔を形成するための他の方法として、特開平7-147131号公報には、図10に示すように、レジストのオーバーハングを用いた製法が開示されている。

【0014】さらに、「フォーミング」と呼ばれる通電加熱処理によって膜上に亀裂を生じさせ、電極間の間隔を形成する方法を用いた素子も多数考案されている。この種の電子放出素子は、「表面伝導型電子放出素子」と呼ばれることがある、これらの表面伝導型の素子の例としては、M. I. Elinson, Radio Eng. Electron Phys., 10. 1290 (1965)等の開示されたものが挙げられる。表面伝導型の素子は、横形の素子の中でも特に製造が容易であるという利点があるが、蒸着膜を用いて素子を形成した場合、動作が不安定で、寿命が短いという欠点を有していた。これに対し、登録特許2646235号他に開示されている図11に示す微粒子膜を材料に用いた構造では、信頼性が大幅に向上している。

【0015】これらの横型素子では、前述のように電子放出効率が低く、高々1%にとどまっている。この理由の1つとして、A. Asai, SID97DIGEST, 127に報告されているように、間隔を介して配置された一対の電極の一方からいったん真空中に放出された電子の多くが、図12に示すように、もう一方の電極(制御電極)上に向かって飛翔し、到達することにある。制御電極に到達した電子の一部は制御電極によって散乱され、アノード電極へ向かうが、殆どの電子は制御電極で回収されてしまう。このため、放出電子の多くはアノード電極に到達せず、無効電流として素子内へ流れるという問題があった。また、素子に多くの無効電流が流れるため、発熱や消費電力の面で、問題があった。

【0016】

【発明が解決しようとする課題】前述のように、従来の横型構造の電子放出素子においては、電子放出素子の一対の電極のうちの片方から放出された電子の多くがもう一方の電極(制御電極)に着地し回収されてしまう点に問題があった。この問題を解決するためには、制御電極の表面で電子が効率的に散乱されて、再度アノード電極電極へ向かって放出されることが好ましい。このためには、制御電極の表面で効率的に2次電子放出が起こることが好ましい。

【0017】制御電極では、2次電子放出が効率的に起こるため、2次電子数と入射電子数の比が1を超えるためには、制御電極が導体・半導体の場合、入射電子は少なくとも100電子ボルト程度の運動エネルギーに加速されている必要がある。

【0018】制御電極に達する電子は、電子放出素子の一対の電極の間の電位差によって加速されるが、実用上この電位差(駆動電圧)は10~30V程度であるため、制御電極上での2次電子放出による散乱の効率はゼロに近かった。

【0019】本発明の目的は、10~30V程度の駆動電圧においても、制御電極において十分な量の2次電子を放出でき、また、高効率の2次電子放出材料を用いて電子放出量を増大させることができる電子放出素子およびそ

の製造方法を提供することにある。

【0020】

【課題を解決するための手段】請求項1の発明は、基板上に互いに分離して形成される低電位側電極および高電位側電極と、これら電極間に設けられる電子放出部とを、備え、前記電子放出部から電子を放出する電子放出素子において、前記電子放出部から前記高電位側電極にかけての領域の少なくとも一部の基板上面に、前記高電位側電極の母材よりも高効率で2次電子を放出可能な2次電子放出材料を露出させたものである。

【0021】請求項1の発明では、電子放出部や高電位側電極の周辺に2次電子放出材料を露出させるため、電子放出部から放出された電子が衝突したときに、効率よく2次電子を放出することができる。

【0022】請求項2の発明は、基板上に互いに分離して形成される低電位側電極および高電位側電極と、これら電極間に設けられる電子放出部とを、備え、前記電子放出部から電子を放出する電子放出素子において、前記高電位側電極の近傍の基板上面に、絶縁層または高抵抗層を挟んで形成される補助電極を備え、前記補助電極に印加する電圧を、前記低電極側電極および前記高電位側電極に印加する電圧よりも高くしたものである。

【0023】請求項2の発明では、高電位側電極の近傍の基板上面に補助電極を設けるため、電子放出部から放出された電子を補助電極に衝突させることにより、補助電極から効率よく2次電子を放出することができる。

【0024】請求項3の発明では、補助電極の上面に2次電子放出材料を露出させるため、高電位側電極と補助電極に印加する電圧を調整することにより、電子放出部から放出された電子を補助電極に衝突させて、補助電極から2次電子を効率よく放出させることができる。

【0025】請求項4の発明では、2次電子放出材料として、 $\text{LiF}$ 、 $\text{CaF}$ 、 $\text{AlN}$ 、 $\text{BN}$ 、ダイヤモンド、 $\text{a-C:H}$ 、 $\text{a-C:N}$ 、 $\text{a-C:N:H}$ 、 $\text{B}$ 、 $\text{Bi}$ 、 $\text{Ga}$ 、 $\text{BaO}$ 、 $\text{MgO}$ のうちの少なくともいずれかを含む。

【0026】請求項5の発明では、高電位側電極およびその周辺部を、前記2次電子放出材料を含む膜で覆うため、電子放出部がどこに衝突しても、効率よく2次電子を放出できる。

【0027】請求項6の発明では、電子放出部から高電位側電極にかけての領域の少なくとも一部に、微粒子状の2次電子放出材料を露出させるため、2次電子の放出効率をより向上させることができる。

【0028】請求項7の発明は、基板上に互いに分離して形成される低電位側電極および高電位側電極と、これら電極間に設けられる電子放出部とを、備え、前記電子放出部から電子を放出する電子放出素子の製造方法において、基板上に、前記低電位側電極、前記高電位側電極および前記電子放出部を形成した後、ホウ素化合物を含むガス中で前記高電位側電極および前記低電位側電極間

に電圧を印加して前記電子放出部から電子を放出させ、この放出電子によるガスの分解作用により、前記電子放出部およびその周辺部の上面に $\text{BN}$ 膜を形成する。

【0029】請求項7の発明は、基板上に互いに分離して形成される低電位側電極および高電位側電極と、これら電極間に設けられる電子放出部とを、備え、前記電子放出部から電子を放出する電子放出素子の製造方法において、基板上に、前記低電位側電極、前記高電位側電極および前記電子放出部を形成した後、ホウ素化合物を含むガス中で前記高電位側電極および前記低電位側電極間に電圧を印加して前記電子放出部から電子を放出させ、この放出電子によるガスの分解作用により、前記電子放出部およびその周辺部の上面に $\text{BN}$ 膜を形成するものである。

【0030】請求項7の発明では、電子放出部の周辺に $\text{BN}$ 膜を形成するため、電子放出部自体の電子放出効率を向上させることができる。

【0031】請求項8の発明は、ホウ素化合物として、ボラン、アミンボラン、アミノボラン、ビリジンボラン、エチルボラン、ボラジン、ボラソシン、およびジアザボレタンの少なくともいずれかを含む。

【0032】請求項9の発明は、基板上に互いに分離して形成される低電位側電極および高電位側電極と、これら電極間に設けられる電子放出部とを、備え、前記電子放出部から電子を放出する電子放出素子の製造方法において、前記電子放出部の形成材料としてホウ素が含まれており、基板上に、前記低電位側電極、前記高電位側電極および前記電子放出部を形成した後、窒素または窒化物雰囲気中で加熱処理することにより、前記電子放出部およびその周辺部の上面に $\text{BN}$ 膜を形成するものである。

【0033】請求項9の発明では、簡易な処理により、電子放出部の周囲に $\text{BN}$ 膜を形成することができる。

【0034】

【発明の実施の形態】以下、本発明に係る電子放出素子について、図面を参照しながら具体的に説明する。本発明に係る電子放出素子は、低電位側電極（カソード電極）と高電位側電極（ゲート電極）を基板の上面に平行に配置した、いわゆる横型の構造を有する。

【0035】（第1の実施形態）図1は電子放出素子の第1の実施形態の構造を示す模式図であり、横方向から素子を俯瞰した様子を示している。図1において、1は基板、2は低電位側電極薄膜（カソード電極）、3は高電位側電極薄膜（ゲート電極）、4は高抵抗または絶縁性の電極間隔部、5は電極2、3の間に電圧を印加する電圧印加部、6は放出電子の飛翔軌道のうち高電位側電極薄膜3に衝突しない軌道の一例、7は放出電子の飛翔軌道のうち高電位側電極薄膜3に衝突する軌道の一例、そして8は高電位側電極薄膜3上の放出電子の衝突位置を示している。

【0036】図1の電子放出素子の上方には、電極2、3に対して高い電位に設定される不図示のアノード電極が配設されている。基板1の材料としては、石英ガラス、パイレックスガラス、背板ガラス、ステンレスの表面を $\text{SiO}_2$ などの絶縁膜で覆った積層体、表面をバリア型の陽極酸化膜で被覆したアルミニウムの板、 $\text{Si}$ ウエハなどから任意に選択して用いることができるが、本発明を表示装置に応用することを想定した場合には、反りが少なく、表示パネル板の熱膨張係数に近い係数を有するのが望ましく、コスト面などのファクターを適宜加味して決定される。

【0037】電極薄膜2、3の材料としては、一般的な導体材料を用いることができる。具体的には、 $\text{Ni}$ 、 $\text{Cr}$ 、 $\text{Cu}$ 、 $\text{Au}$ 、 $\text{Pt}$ 、 $\text{Ir}$ 、 $\text{Pd}$ 、 $\text{Ti}$ 、 $\text{Al}$ 、 $\text{Mo}$ 、 $\text{W}$ などの金属や、その合金を用いることができ、好ましくは低抵抗、高熱伝導率、かつ融点の高い材料を選択するのが望ましく、電極薄膜2、3の膜厚は $10\text{nm} \sim 1\mu\text{m}$ 程度に設定される。

【0038】電極薄膜2、3の形成方法としては、スパッタ法などの蒸着法、好ましくは印刷法やめっき法を用いることができる。下地膜との十分な密着性が得られない場合は、 $\text{Ti}$ や、 $\text{Cr}$ などの金属をごく薄く接着層として間に形成しておくのが望ましい。また、接着層を用いる代わりに、酸素雰囲気中でのアニールなどの方法を用いて、絶縁膜に表面処理を施しておいてもよい。

【0039】電極薄膜2、3の材料を、それぞれ異なる材料にしてもよい。電極薄膜2、3間の高抵抗または絶縁性の電極間隔部4は、電極薄膜を完全に除去して絶縁性の基板を露出させてもよく、また電極薄膜を部分的に酸化して高抵抗にしたり、あるいは電極薄膜を部分的に除去してもよい。

【0040】電極薄膜2、3間の間隔は、 $10\text{nm}$ から $10\mu\text{m}$ の範囲内に設定することができる。この間隔の好ましい値は高抵抗または絶縁性の電極間隔部4の状態に依存する。

【0041】このようにして形成された素子の電極薄膜2、3間に、電圧印加部5により電圧が印加される。この電圧により、低電位側の電極薄膜2と電極間隔部4の境界部近傍（以下、電荷放出部と呼ぶ）から電子が放出される。

【0042】放出電子の電流と印加電圧との $I-V$ 特性は非線形であり、例えば図2のようになる。このときに電子放出部から電子放出が起こる。電子放出が安定に起こるためには、素子の表面での吸着分子の影響や、気体への電子衝突による気体のイオン化、それに伴う逆スパッタダメージや、イオン電流（放電）の発生を抑制するために電子放出素子の設置されている容器内部が十分に減圧されていることが望ましく、 $10$ のマイナス5乗トール以下、特に好ましくは $10$ のマイナス7乗トール以下に減圧されていることが望ましい。

【0043】放出電子の一部は、図1に示す飛翔軌道6

のように高電位側電極薄膜3に衝突しない軌道をたどるが、大部分は飛翔軌道7のように高電位側電極薄膜3に衝突する軌道をたどる。このとき、衝突点8において、一部の電子は電極3によって回収され、また一部の電子は弾性散乱を受けて再放出をされた結果、軌道7をたどってアノード電極へと飛翔し、また一部の電子は非弾性散乱を受けるが、このときに電極薄膜の電子を励起して2次電子放出を引き起こす。放出された2次電子は、やはり軌道7をたどってアノード電極へと飛翔する。

【0044】第1の実施形態の電子放出素子は、電子放出部から高電位側電極3にかけての領域の上面に、高電位側電極3の母材よりも高効率で2次電子を放出可能な2次電子放出材料を露出させた点に特徴がある。図3では、2次電子放出材料を「x」で表している。

【0045】2次電子放出材料を上面に露出させることにより、2次電子を効率よくアノード電極側に放出させることができ、高電位側電極3で回収される電子の数が減少して、素子の電子放出効率が向上する。

【0046】2次電子放出材料としては、例えば、 $\text{LiF}$ 、 $\text{CaF}$ 、 $\text{AlN}$ 、 $\text{BN}$ 、ダイヤモンド、 $\text{a-C:H}$ 、 $\text{a-C:N}$ 、 $\text{a-C:N:H}$ 、 $\text{B}$ 、 $\text{Bi}$ 、 $\text{Ga}$ 、 $\text{BaO}$ 、 $\text{MgO}$ が用いられ、膜の状態で形成してもよいが、微粒子の状態で基板上面に露出させてもよい。

【0047】図4は第1の実施形態の電子放出素子の製造工程を示す図であり、図4の左側半分は平面図、右側半分は断面図である。以下、図4に基づいて、第1の実施形態の製造工程を順に説明する。

【0048】まず、図4(a)、(b)に示すように、絶縁性の基板1上に、 $\text{Ti}$ のスパッタ蒸着とパターンニングにより、電極薄膜501を形成する。このとき、膜厚を $100\text{nm}$ とし、幅 $W$ を $50\mu\text{m}$ とした。

【0049】次に、図4(c)、(d)に示すように、レジスト502（東京応化OFPR800、100CP）を塗布した後、図4(a)の工程でパターンニングした膜の一部が露出するように窓部101を形成する。このとき、後に形成される電子放出部の端部102が先鋭になるようにパターンニングする。先鋭にすることにより、電界集中が起きやすくなり、電子の放出効率を向上できる。

【0050】次に、図4(e)、(f)に示すように、塩素と三塩化酸素を用いてRIEにより窓部101に露出した $\text{Ti}$ を除去する。

【0051】次に、ホウ酸アンモニウムとエチレングリコールの溶液を用いて陽極酸化を行ない、図4(g)、(h)に示すように、 $\text{Ti}$ 薄膜501の端部付近に $\text{TiO}_2$ 部503を形成する。本実施形態では、 $\text{TiO}_2$ 部503の幅を $50\text{nm}$ とした。

【0052】次に、図4(i)、(j)に示すように、基板1上面に高電位側電極材料を蒸着する。本実施形態では、スパッタ蒸着法により $\text{Ti}$ 薄膜504を $200\text{nm}$ 形成した。

【0053】次に、比較を行うため、Ti薄膜504の上面に厚さ100nmのホウ素を蒸着した試料と、ホウ素の蒸着を行わない試料とを作製した。

【0054】次に、図4(k)、(l)に示すように、レジスト502のリフトオフを行い、レジスト502と、その上面に形成されたTi膜504を除去する。

【0055】次に、図4(m)、(n)に示すように、過酸化水素と硫酸の混合溶液により、TiO<sub>2</sub>部503を選択的に溶解除去して、電子放出部となる亀裂部505と高電位側電極507とが形成される。このとき、わずかにTi薄膜501もエッチングされるため、間隔65nmの電極間隔が形成された。

【0056】以上の工程により作製された模型電子放出素子の電極2、3に配線を行い、低電位側電極2が0V、高電位側電極3が20Vになるように電圧を印加し、電極2、3の5mm上方に配置されたアノード電極に8kVの電圧を印加して測定を行ったところ、ホウ素を蒸着した素子では電子放出効率が5%であったのに対し、ホウ素を蒸着していない素子では1%であった。

【0057】このように、第1の実施形態では、電子放出部から高電位側電極にかけての領域の上面に2次電子放出材料を露出させたため、2次電子を効率よくアノード電極側に放出させることができ、電子放出効率を向上することができる。

【0058】(第2の実施形態)第2の実施形態は、高電位側電極3の近傍に、高抵抗層または絶縁層を挟んで補助電極を設けたものである。

【0059】図5は電子放出素子の第2の実施形態の構造を示す模式図であり、横方向から素子を俯瞰した様子を示している。図5では、図1と共通する構成部分には同一符号を付しており、以下では、相違点を中心に説明する。

【0060】高電位側電極3の近傍の基板1上には、高抵抗層または絶縁層10を挟んで、補助電極12が形成されている。図示の11は電子放出部から放出された電子の衝突位置、13は補助電極12と低電位側電極2間に電圧を印加する電圧印加部13である。

【0061】図5では、補助電極12が低電位側電極2および高電位側電極3と同一面内に設けられているが、補助電極12の位置は特にこれに限定されるものではなく、電極3の上方に、絶縁層または高抵抗層を介して設けてもよい。

【0062】補助電極12には、電圧印加部13により、高電位側電極3よりも高い電圧が印加される。補助電極12に印加される電圧は、補助電極12が有する2次電子放出材料の特性によって決まる。

【0063】2次電子放出特性は、図6に示すように、2次電子増倍率 $\delta$ (放出電子数と入射電子数の比)が入射1次電子のエネルギーE<sub>PE</sub>に依存する形になっている。 $\delta$ が1より大きい場合には、2次電子放出過程を経て、

電子数の増倍が行われる。

【0064】図6では、 $\delta$ が1より大きくなる入射電子のエネルギーをE<sub>PE</sub>(l)、最大となる入射電子のエネルギーをE<sub>PE</sub>(m)としており、これらは2次電子放出材料に依存する。従って、補助電極12と高電位側電極3との電位差Vは、Vに素電荷量を乗じたものを用いた2次電子放出材料のE<sub>PE</sub>(l)より大きいことが望ましく、さらに望ましくは、E<sub>PE</sub>(m)に等しいのが望ましい。

【0065】なお、図中では、高電位側電極3が有する2次電子放出材料と補助電極12が有する2次電子放出材料とを同一符号で表しているが、それぞれの電極を別々の材料で形成してもよい。例えば、高電位側電極3には、E<sub>PE</sub>(l)の値の小さい材料を用い、補助電極12には、最大2次電子増倍率 $\delta$ <sub>m</sub>のより大きい材料を用いるのが望ましい。

【0066】補助電極12には、BaO微粒子が分散されており、電極部分にはPtが厚膜印刷されている。本実施形態では、補助電極12と高電位側電極3との距離を、約20 $\mu$ mとした。図5に示す電子放出素子の低電位側電極を0V、高電位側電極を20V、補助電極12を200Vに設定して測定を行ったところ、電子放出効率は10%に達した。

【0067】このように、第2の実施形態では、高電位側電極3の近傍の基板1上に、絶縁層または高抵抗層10を挟んで補助電極12を設け、高電位側電極3よりも高い電圧を補助電極12に印加するため、電子放出部から放出された電子を補助電極12側に引き寄せることができる。したがって、補助電極12の上面に2次電子放出材料を露出させておけば、2次電子の放出効率を高めることができる。

【0068】(第3の実施形態)第3の実施形態は、電子放出部自体の電子放出効率を向上させるものである。

【0069】以下、第3の実施形態の電子放出部の製造工程を順に説明する。まず、図4と同様の工程により、基板1上に低電圧側電極2、高電圧側電極3および電子放出部を形成した後、電極の上方にアノード電極を有する対向基板を設置して、スペーサ等で両基板を固定する。

【0070】次に、これら基板を排気管と吸気管を有する容器内に封入した後、ホウ素化合物を含むガスをガス圧を制御しつつ容器内に導入し、電極2、3間に電圧を印加して電子放出部から電子を放出させる。放出された電子は、容器内のホウ素化合物に衝突し、その結果、電子放出部の周辺部にBN膜が着膜される。

【0071】BN膜が着膜されることにより、電子放出部の電子放出効率が向上し、結果として、アノード電極側に進行する2次電子の数も増やすことができる。

【0072】ホウ素化合物としては、ボラン、アミンボラン、アミノボラン、ピリジンボラン、エチルボラン、ボラジン、ボラゾシン、およびジアザボレタン等の他

に、ホウ素化合物ガスであるジボランや三塩化ホウ素などを用いることもできる。

【0073】なお、ホウ素化合物を含むガスを容器内に導入する代わりに、ホウ素を含む材料で電子放出部を形成した後、窒素または窒化物雰囲気中で加熱することにより、電子放出部の近傍にBN膜を付着させることができ、同様に、電子放出部の電子放出効率を向上させることができる。

【0074】

【発明の効果】以上詳細に説明したように、本発明によれば、電子放出部や高電位側電極の周辺に2次電子放出材料を露出させるため、電子放出部から放出された電子が基板上面に衝突したときに、効率よく2次電子を放出させることができる。これにより、10～30V程度の駆動電圧においても、制御電極において十分な量の2次電子を放出でき、電子の放出効率の向上が図れる。また、電子放出素子内に流れる無効電流を減らすことができ、発熱を回避できるとともに、電子放出素子の寿命を延ばすことができる。

【0075】また、高電位側電極の近傍に、2次電子発生用の補助電極を設けてもよい。さらに、電子放出部の周囲にBN膜を形成することにより、電子放出部自体の電子放出効率を向上させることができる。

【図面の簡単な説明】

【図1】電子放出素子の第1の実施形態の構造を示す模式図。

【図2】 $I-V$ 特性を示す図。

【図3】2次電子放出材料の分布状態を示す図。

【図4】第1の実施形態の電子放出素子の製造工程を示す図。

【図5】電子放出素子の第2の実施形態の構造を示す模式図。

【図6】2次電子放出特性を示す図。

【図7】J. Vac. Sci. Technol. B13(1995)465に報告されている素子の構造を示す図。

【図8】特開平7-254354号公報に開示されている素子の構造を示す図。

【図9】(a)は特開平10-55751号公報に開示されている素子の平面図、(b)は断面図。

【図10】レジストのオーバーハングを用いた製法を示す図。

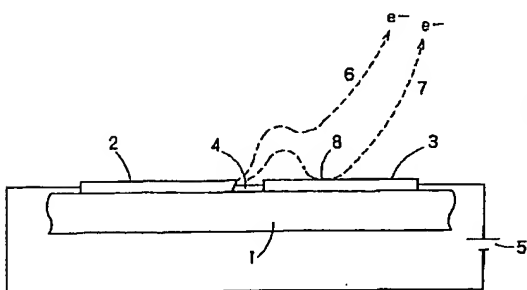
【図11】登録特許2646235号に開示されている素子の構造を示す図。

【図12】A. Asai; SID97DIGEST, 127に報告されている素子の構造を示す図。

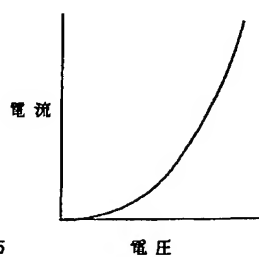
【符号の説明】

- 1 基板
- 2, 506 低電位側電極薄膜 (カソード電極)
- 3, 507 高電位側電極薄膜 (ゲート電極)
- 5 電圧印加部
- 501 電極薄膜
- 502 レジスト
- 503  $TiO_2$ 部
- 504 Ti薄膜
- 505 亀裂部

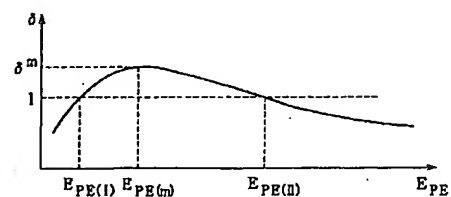
【図1】



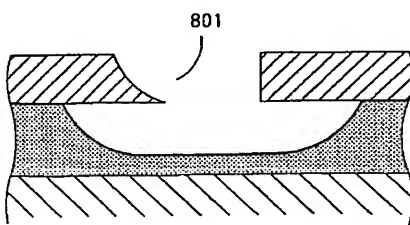
【図2】



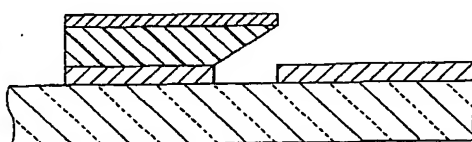
【図6】



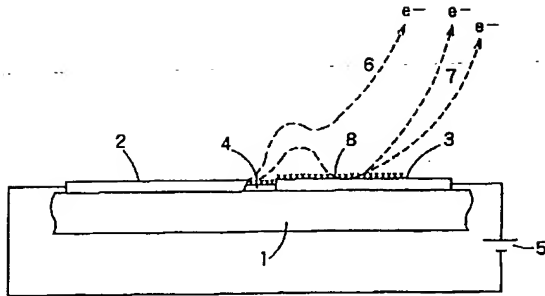
【図8】



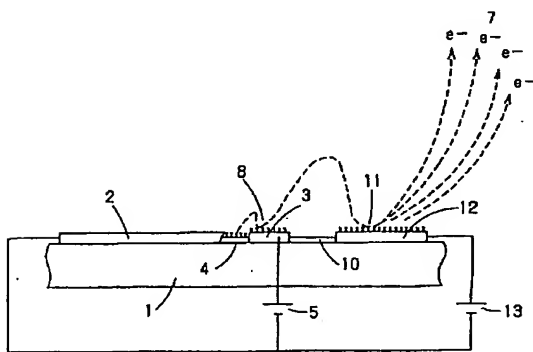
【図10】



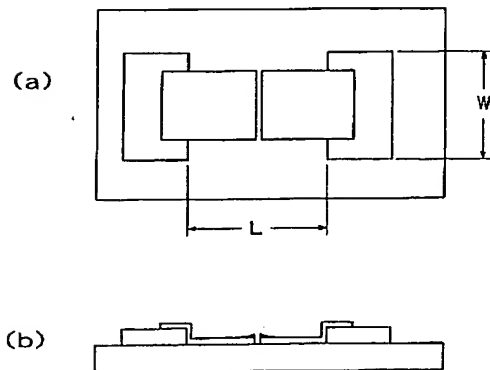
【図 3】



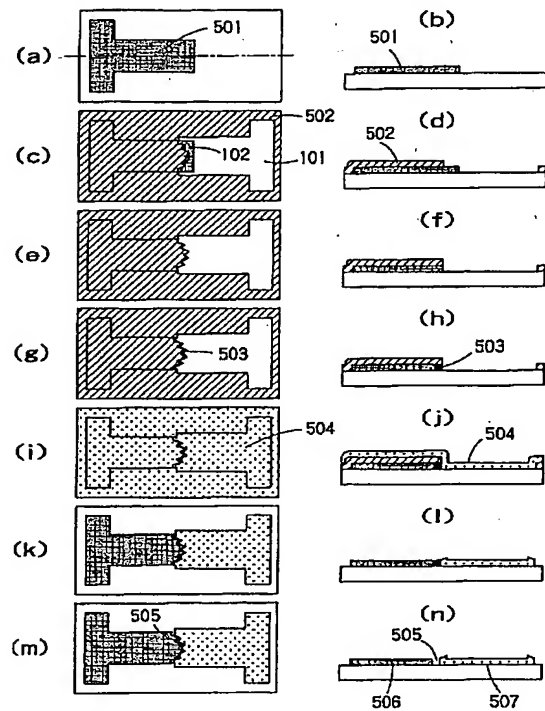
【図 5】



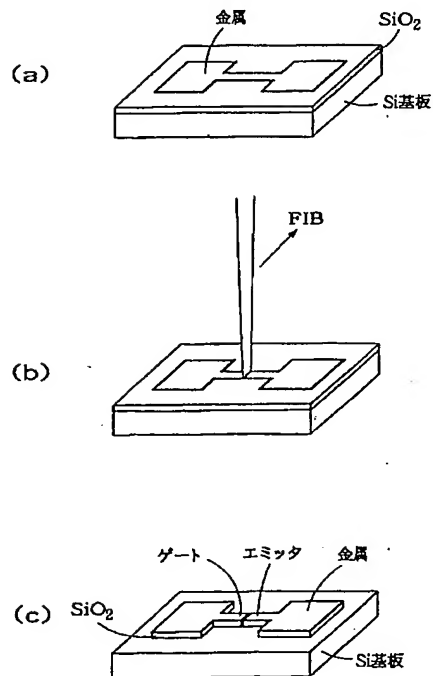
【図 9】



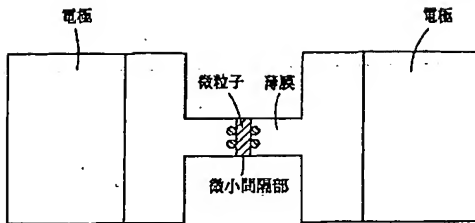
【図 4】



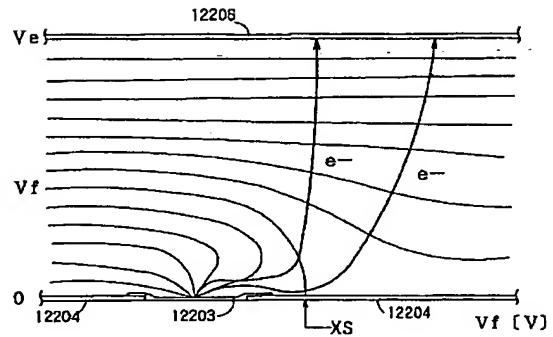
【図 7】



【図 11】



【図 12】



フロントページの続き

(72)発明者 鈴木 幸 治  
 神奈川県横浜市磯子区新磯子町33 株式会  
 社東芝生産技術研究所内

(72)発明者 中 山 浩 平  
 神奈川県川崎市幸区小向東芝町 1 株式会  
 社東芝研究開発センター内

BEST AVAILABLE COPY